

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-215365

(43)Date of publication of application : 10.08.2001

(51)Int.Cl.

G02B 6/42

(21)Application number : 2000-027388

(71)Applicant : KYOCERA CORP

(22)Date of filing : 31.01.2000

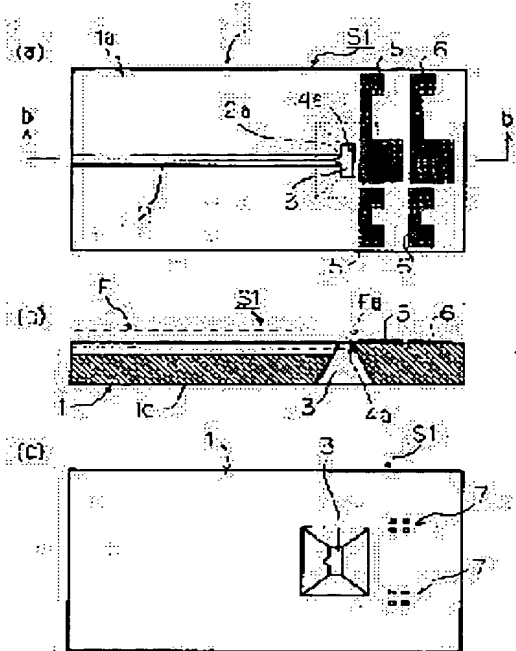
(72)Inventor : HIRAOKA MICHIAKI

(54) BASE PLATE FOR MOUNTING OPTICAL PARTS AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a base plate for mounting optical parts, as well as providing its manufacturing method, a base plate capable of highly efficiently and stably performing optical coupling between a semiconductor element and an optical waveguide body that are mounted on the same base plate, and also capable of miniaturization and reliability.

SOLUTION: The base plate S1 for mounting optical parts is characterized by the formation of a V-groove 2 for loading the optical waveguide body F on the plate 1 and the formation of a through-hole 3 for determining the end position of the optical waveguide body F at one end of the V-groove 2.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-215365

(P2001-215365A)

(43) 公開日 平成13年8月10日 (2001.8.10)

(51) Int.Cl.⁷

G 0 2 B 6/42

識別記号

F I

G 0 2 B 6/42

タームコード (参考)

2 H 0 3 7

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願2000-27388 (P2000-27388)

(22) 出願日 平成12年1月31日 (2000.1.31)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72) 発明者 平岡 通明

京都府相楽郡精華町光台3丁目5番地 京

セラ株式会社中央研究所内

Fターム (参考) 2H037 AA01 BA02 BA11 DA03 DA04

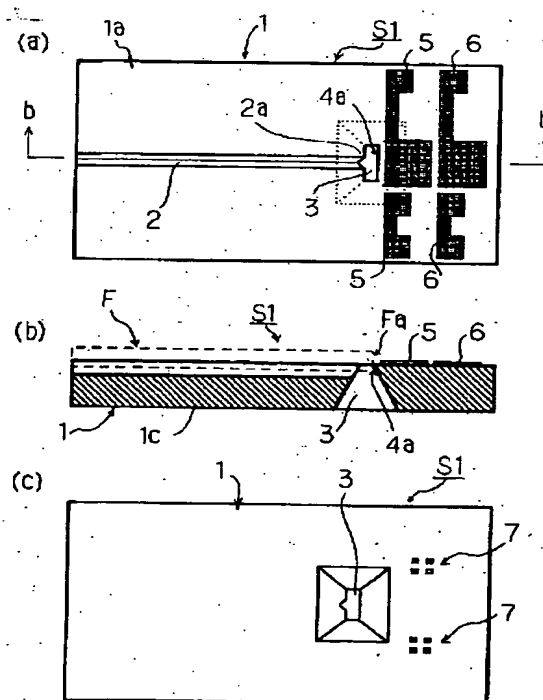
DA06 DA12

(54) 【発明の名称】 光部品実装用基板及びその製造方法

(57) 【要約】

【課題】 同一基板上に搭載する半導光体素子と光導波体との光結合を高効率かつ安定に行うことが可能で、しかも小型化可能で信頼性にも優れた光部品実装用基板及びその製造方法を提供すること。

【解決手段】 基板1に、光導波体Fを搭載するV溝2と、該V溝2の一端部に光導波体Fの端部位置を定めるための貫通孔3が形成されていることを特徴とする光部品実装用基板S1とする。



【特許請求の範囲】

【請求項 1】 基板に、光導波体を搭載する V 溝と、該 V 溝の一端部に前記光導波体の端部位置を定めるための貫通孔が形成されていることを特徴とする光部品実装用基板。

【請求項 2】 前記基板は異方性エッチングが可能な材料から成り、前記 V 溝及び前記貫通孔を異方性エッチングで形成したことを特徴とする請求項 1 に記載の光部品実装用基板。

【請求項 3】 前記基板の表面からの異方性エッチングにより前記 V 溝を形成する工程と、前記 V 溝の一端部に対応する基板裏面の部位からの異方性エッチングにより貫通孔を形成する工程とを順次行うことを特徴とする請求項 1 に記載の光部品実装用基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は光半導体素子や光学素子等の光部品を基板上に搭載するための光部品実装用基板及びその製造方法に関する。

【0002】

【従来の技術】近年、光通信システムの大容量化及び多機能化が求められており、それに伴って光送信器や光受信器等の光デバイスの小型化、高集積化、及び低コスト化が要望されている。特に光デバイスの組み立てコストを削減する目的で、同一基板上に光半導体素子や光ファイバ、レンズ等の光学素子を搭載する技術、いわゆる光ハイブリッド実装技術やシリコンプラットフォーム等の技術が注目されている。

【0003】上記技術によれば、例えば基板に形成された導体パターンに光半導体素子を実装し、同一の基板上に形成された V 溝に光導波体である光ファイバ、光ファイバ内蔵のフェルール、又はファイバスタブを実装するだけで無調心にて光軸調整が行え、組み立てコストを大幅に削減することが可能であるとされている。

【0004】基板上に無調心で光部品の実装を可能にするには、例えば基板に形成した光半導体素子搭載用の電極と光ファイバ搭載用の V 溝、またはこの V 溝と光半導体素子搭載用の位置合わせマークとが各々高精度に形成され、且つそれぞれにおける両者の位置関係がサブミクロンオーダーの精度で形成されていなければならない。

【0005】このようなシリコンプラットフォームの製作方法について、図 4 に基づき説明する。図 4 (a)～(h) は、それぞれ従来の光部品実装用基板の製作工程を説明する平面図である。

【0006】まず、図 4 (a) に示すように、所定の方位を主面とする単結晶のシリコン基板 4 1 上にシリコン酸化膜やシリコン窒化膜等のシリコンエッチング液に対して耐性を有する膜を被着形成し、V 溝形成用のフォトマスクを用い、フォトリソグラフィにより上記膜をパ

ーニングしシリコン基板 4 1 の露出面 4 1 a を有した V 溝パターン 4 2 を得る。

【0007】次に図 4 (b) に示すように、V 溝形成用パターン 4 2 をマスクとして、水酸化カリウム水溶液や水酸化テトラメチルアンモニウム水溶液等のエッチング液により、図 4 (a) における露出面 4 1 a をエッチングし、異方性エッチングにより V 溝 4 3 が形成される。

【0008】次に図 4 (c) に示すように、図 4 (b) における V 溝形成用パターン 4 2 をいったん除去した後に V 溝 4 3 を含むシリコン基板 4 1 の一主全体に、熱酸化法もしくはスパッタ法やプラズマ CVD 法等により、シリコン酸化膜やシリコン窒化膜等の絶縁膜 4 4 を形成する。

【0009】次に図 4 (d) に示すように、後記する電極や光半導体素子実装用マークを形成するためのフォトマスクを用いることにより、電極形成領域 4 5 や光半導体素子実装用マーク形成領域 4 6 を除く領域にフォトリジストパターン 4 7 を形成する。

【0010】次に図 4 (e) に示すように、シリコン基板 4 1 の一主面側の全面に電極材料となる金等の金属膜 4 8 を蒸着法等により被着形成する。

【0011】次に図 4 (f) に示すように、リフトオフ法により図 4 (d) における電極形成領域 4 5 や光半導体素子実装用マーク形成領域 4 6 を除く領域のフォトリジストパターン 4 7 を除去し後述する光半導体素子搭載部を含む電極パターン 4 9 及び光半導体素子実装用マーク 5 0 を形成する。

【0012】そして、図 4 (g) に示すように、電極パターン 4 9 の光半導体素子搭載部 5 1 に半田を塗布形成し、しかる後に図 4 (h) に示すように、ダイシングにより光ファイバの突き当て用矩形溝 5 2、及びシリコン基板 5 1 の端面 5 1 a において切断を行うことにより、不図示の光半導体素子を実装するための光半導体素子搭載部 5 1、及び不図示の光ファイバを実装するための V 溝 5 3 を同一のシリコン基板 4 1 に形成した光部品実装用基板 J が完成する（例えば、特開平 11-109184 号公報を参照）。

【0013】

【発明が解決しようとする課題】しかしながら、上記方法では以下に示すような問題点がある。

【0014】① V 溝と直角に交わる光ファイバの突き当て用矩形溝の形成方法が切削加工であるために、加工による溝位置の精度が良好でなく、発光素子搭載用の電極パターンに近接した加工が困難である。

【0015】また、切削加工では突き当て面にチップングのような基板の欠落が多く、高精度な突き当て面の形成が困難であり、結合効率を低下させる要因となる。

【0016】② 突き当て用矩形溝が光部品実装用基板を縦断して形成されているために、矩形溝部分が機械的に弱く、光部品実装用基板をパッケージに固定する際や、

光モジュール完成後の温度変化等により、光部品実装用基板に熱変形が生じ易く、光半導体素子と光ファイバ間の位置ずれにより結合効率を低下させる要因となる。

【0017】そこで本発明は、上述の諸問題を解消するとともに、同一基板上に搭載する半導体素子と光導波体との光結合を高効率かつ安定に行うことが可能で、しかも小型化可能で信頼性にも優れた光部品実装用基板、及びその製造方法を提供することを目的とする。

【0018】

【課題を解決するための手段】上記目的を達成するために、本発明の光部品実装用基板は、基板に、光導波体を搭載するV溝と、該V溝の一端部に前記光導波体の端部位置を定めるための貫通孔が形成されていることを特徴とする。特に基板は異方性エッチングが可能な材料から成り、V溝及び貫通孔を異方性エッチングで形成したことを特徴とする。

【0019】また、本発明の製造方法は、基板の表面からの異方性エッチングによりV溝を形成する工程と、V溝の一端部に対応する基板裏面の部位からの異方性エッチングにより貫通孔を形成する工程とを順次行うことを特徴とする。

【0020】ここで、V溝の一端部に前記光導波体の一部を当接させるために、基板の裏面側から孔径が徐々に狭くなったテーパ状の貫通孔とするとよい。

【0021】また、裏面からの異方性エッチングで貫通孔を形成するのは、貫通孔と基板の表面からなる基板のオーバーハング形状のエッジ部へ光導波体の端面を当接させるためであり、表面から形成した場合は、光導波体の端面の当接ができず、安定な構成を得ることができないからである。

【0022】これにより、異方性エッチングによるV溝と貫通孔の同時一括形成時に両者の接続部に発生する形状の崩れがなく、また基板表面のV溝を短時間のエッチング処理で高精度に形成し、貫通孔形成時の長時間のエッチング処理中は、基板表面のV溝を耐エッチング膜で保護しているため、V溝の高精度維持が可能である。

【0023】

【発明の実施の形態】以下に、本発明に係わる実施形態について図面に基づき詳細に説明する。

【0024】図1(a)に本発明に係わる光部品実装用基板S1の上面図(平面図)を、図1(b)に(a)のb-b断面図、図1(c)に下面図(裏面図)を示す。

【0025】図1に示すように、光部品実装用基板S1は、基板1の表面1aに、光ファイバや光導波路体のような光導波体Fを位置決め搭載するV溝2が形成されたものであり、V溝2の一端部2aに接続するように、基板1の裏面1cから表面1aへ孔径が徐々に狭くなったテーパ状の貫通孔3が形成されており、この貫通孔3の端部において光導波体Fの端部位置を定めている。すなわち、基板1の表面1aと貫通孔3とで形成されるエッ

ジ部を光導波体Fの突き当て部4aとし、光導波体Fの一端部Faを突き当て部4aに当接させることにより高精度の位置決めが可能となる。尚、図中5、6はそれぞれ光半導体素子搭載用の電極パターンであり、5は例えば発光素子、6はモニター用受光素子を搭載する電極パターンである。図中7は基板1の裏面1cに貫通孔3のパターンを形成する際に使用するマスク合せ用のマーカーである。

【0026】次に、図2(a)～(e)に示す模式的な端面図(図1(b)に相当する端面図であり、簡単のため断面図でなく端面図で示す)に基づき、本発明の光部品実装用基板の製作工程(エッチング工程)例を説明する。

【0027】まず、図2(a)に示すように、例えば異方性エッチングが可能な材料である単結晶シリコンからなる基板21上に、シリコン酸化膜やシリコン窒化膜等からなる第1のエッチングマスク膜22を被着形成し、表裏面マスクアライナーを用いたフォトリソグラフィにより基板表面のV溝23(パターンは23a)と裏面のマーカー24(パターンは24a)のパターニングを行う。

【0028】次に、図2(b)に示すように、水酸化ナトリウム水溶液や水酸化カリウム水溶液等のエッチング液による異方性エッチングで基板表面のV溝23と裏面のマーカー24を形成する。

【0029】次に、図2(c)に示すように、エッチングマスク膜22を除去した後に、再度第一と同様の第二のエッチングマスク膜25を被着形成し、図2(d)に示すように裏面のマーカー24を使用し、マスク合わせにより裏面におけるV溝23の一端部に対応する部位に貫通孔26(パターンは26a)のパターニングを行う。

【0030】その後、図2(e)に示すように、異方性エッチングにより貫通孔26を形成し、第二のエッチングマスク膜25を除去することにより、所望の形状を有する基板27が完成する。

【0031】かくして、上記光部品実装用基板によれば、光導波体を搭載するV溝と、光導波体を当接させる突き当て部をエッチングプロセスにて高精度に形成することができ、従来のV溝の一端部に形成させる突き当て用矩形溝の切削加工を不要とし、光部品実装用基板の製作工程の簡略化が図れる。

【0032】また、従来の矩形溝を不要とすることで、光導波体を当接させる突き当て部と光半導体素子搭載用の電極パターンを近接して配置でき、またチップングのような基板の欠落も防げることから、高精度な部品実装用基板を提供できる。

【0033】さらに、矩形溝の壁への面突き当てから、貫通孔と基板の表面からなるエッジ部への線突き当てにできることから、面精度の問題も解消できる。

【0034】そして、上記光部品実装用基板を縦断する矩形溝がないために、機械的強度にも優れ、パッケージへの光部品実装用基板の固定時や、光モジュール完成後の温度変化等による熱変形が生じにくく、安定した光結合が実現できる。

【0035】また、本発明の光部品実装用基板の構造において、基板裏面の全面に電極膜を形成し、貫通孔を介して導通をとれば、パッケージへの固定の際にグランドの強化として利用することも可能である。

【0036】なお、基板1は異方性エッチングが可能なシリコン単結晶が最も好適に使用可能であるが、各種のガラスやセラミックス等、その他の材料を適宜に選択が可能である。また、V溝2に載置する光導波体Fは光ファイバ以外の、屈折率の互いに異なるコア部とクラッド部を有する光導波路とすることも可能である。

【0037】

【実施例】以下に、本発明のより具体的な実施例について説明する。

【実施例1】図1に示すように、光部品実装用基板S1は、基板1の主面が(100)面、厚さ約500 μ mの単結晶のシリコンを用いた。V溝2は異方性エッチングにより形成しその斜面が(111)面であり、V溝2の幅は外径125 μ mの光ファイバFをV溝2に搭載した時に、発光素子との光軸が一致するように140.3 μ mとした。

【0038】また、貫通孔3の形状は、光部品実装用基板S1の表面1aの寸法で、V溝2に平行な方向が70 μ m、垂直は方向は光ファイバFの外径より大きければよく150 μ mとした。ちなみに裏面1cの寸法は、結晶学的に778 μ m \times 858 μ mと決まる。光部品実装用基板S1では、光ファイバ突き当て部4aと発光素子搭載用の電極パターン5の間隔を5 \pm 1 μ mで形成できた。

【0039】本発明によれば、光ファイバ突き当て部4aと発光素子搭載用の電極パターン5の間隔をなくすことが可能である。

【実施例2】本発明の光部品実装用基板によれば、従来、光部品実装用基板を縦断して形成されていた矩形溝がないために、光導波体を搭載するV溝の近傍まで電極パターンの引き回しが可能となり、光部品実装用基板の小型化を図ることができる。このような実施例を以下に説明する。尚、上記光部品実装用基板S1と同様な構成については同一符号を付し、この説明を省略する。

【0040】図3に示すように、電極パターン5、6の配線をV溝2側に引き回すことで、光部品実装用基板S2のサイズは従来の2/3程度に小さくすることが可能となった。ここで、貫通孔3の寸法は70 μ m \times 14

0.3 μ mとした。

【0041】さらに、光導波体を搭載するV溝2の近傍の空スペースには、チップ抵抗やコンデンサ、IC回路等(不図示)も搭載が可能である。

【0042】

【発明の効果】以上詳述したように、本発明の光部品実装用基板及びその製造方法によれば、以下に示す顕著な効果を奏することができる。

【0043】①光導波体を搭載するV溝と、光導波体を当接させ端部位置を定めるための突き当て部(貫通孔部)をエッチングプロセスにて高精度に形成することができ、従来のV溝の一端に形成される矩形溝の切削加工工程を不要とし、光部品実装用基板の製作工程の簡略化が図れる。

【0044】②従来の矩形溝を不要としたために、光導波体を当接させる突き当て部と光半導体素子搭載用の電極パターンを近接して配置でき、光導波体と発光素子の高い結合効率を得ることができる。

【0045】③エッチングにより形成された貫通孔と基板の表面で構成されるエッジ部へ光導波体を当接させるため、従来の矩形溝のチップングや面精度の問題を解消することができる。

【0046】④従来の矩形溝がないために、光導波体を搭載するV溝の近傍まで電極パターンの引き回しができ、さらにはV溝の近傍にIC回路等の搭載も可能となり、光部品実装用基板の小型化を図ることができる。

【0047】⑤従来の矩形溝を不要としたために、光部品実装用基板自体はもとより、光モジュールとしても機械強度、耐環境性に優れ、信頼性を向上することができる。

【図面の簡単な説明】

【図1】(a)は本発明に係る光部品実装用基板の一実施形態を模式的に説明する図であり、(a)は上面図(平面図)、(b)は(a)のb-b線断面図、(c)は下面図(裏面図)である。

【図2】(a)~(e)は、それぞれ本発明に係る光部品実装用基板の製造工程を模式的に説明する端面図である。

【図3】本発明に係る光部品実装用基板の他の実施形態を模式的に説明する上面図(平面図)である。

【図4】(a)~(h)はそれぞれ、従来の光部品実装用基板の作製工程を説明する平面図である。

【符号の説明】

1：基板

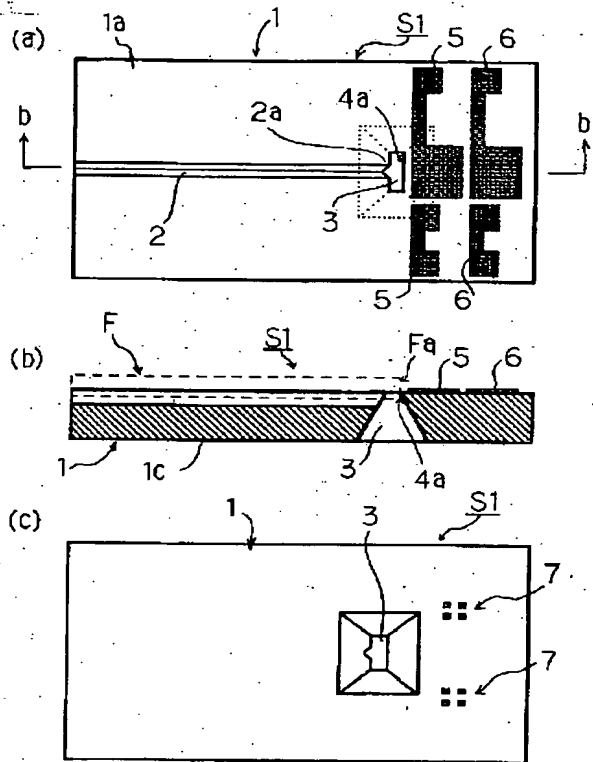
2：V溝

3：貫通孔

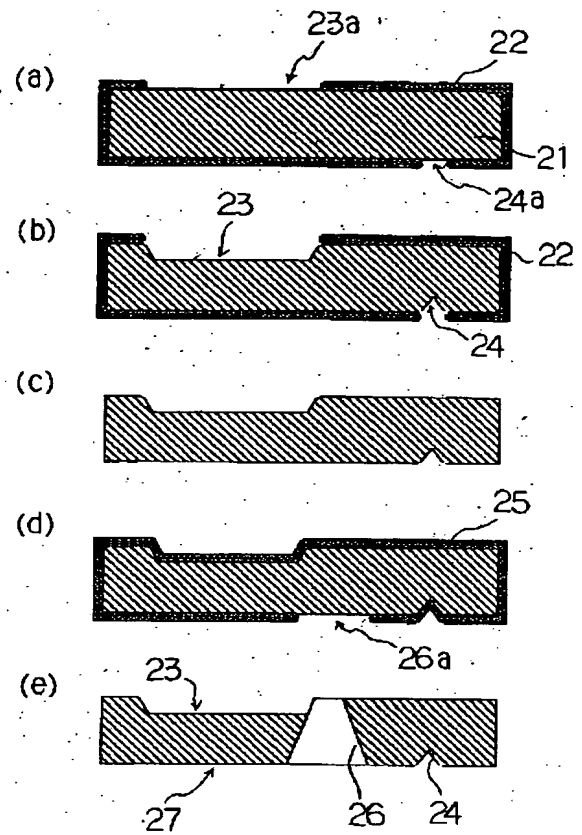
F：光導波体

S1, S2：光部品実装用基板

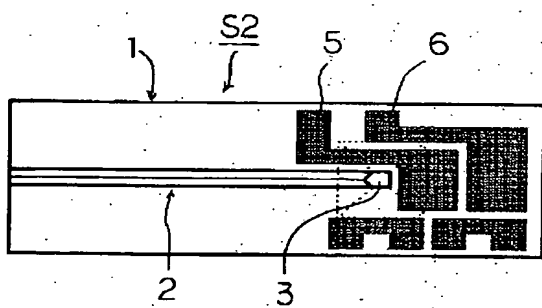
【図1】



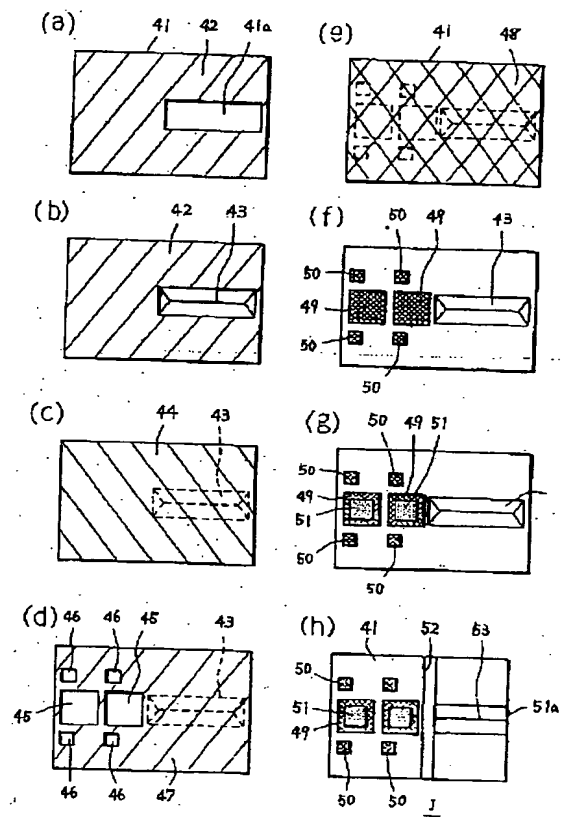
【図2】



【図3】



【図4】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.